

高周波 CMOS デバイスを用いたミリ波高速無線伝送システム用の発振器で 世界最高レベルの低雑音性能を実現 発振周波数 28GHz でオフセット周波数 1MHz において位相雑音性能マイナス 113dBc/Hz を達成

株式会社日立製作所(執行役社長:古川 一夫/以下、日立)は、次世代の通信技術として注目されている数ギガビット/秒級のミリ波高速無線伝送システム向けに、このたび、低コストの CMOS^{(*)1}デバイスを用いた発振器^{(*)2}を試作しました。試作した発振器(中心発振周波数 28 ギガヘルツ)の性能を測定したところ、高周波信号の位相が不安定になる位相雑音(オフセット周波数^{(*)3}: 1MHz)が、マイナス 113dBc/Hz と、世界最高レベルの低雑音性能であることを確認しました。これは、CMOS デバイスを構成する MOSFET(Metal Oxide Semiconductor Field Effect Transistor)の動作を制御する、「電圧振幅再分配技術」の開発により実現したものです。

ミリ波高速無線伝送システムで使用される 60GHz 帯は、7~9GHz という非常に幅広い帯域を、無線局の免許なしに利用できる周波数として、国際的に認められています。この帯域を有効利用することで、データの圧縮・伸張を行わずに映像等を無線で送信することが可能になるため、実用化に向けた研究開発が進められています。今回、CMOS デバイスを用いた発振器でミリ波帯通信の低位相雑音化が実現できたことで、今後、ミリ波高速無線伝送システムの低コスト化と、通信距離の拡大により、情報家電製品などへの応用が期待できます。

なお、本成果は、総務省の国家プロジェクト「ミリ波帯無線装置の低コストの小型ワンチップ化モジュールの研究開発」の一環により、達成したものです。

*1 Complementary Metal Oxide Semiconductor:シリコンをベースとした半導体素子構造の一種で、電荷の運搬を自由電子によって行う nMOS(negative MOS)と正孔によって行う pMOS(positive MOS)を組み合わせたもの。

*2 発振器:無線機において、搬送波となる周波数信号を生成する装置。

*3 オフセット周波数:中心周波数からどれだけ離れたところで測定した雑音成分かを定義するための周波数で、離れれば離れるほど雑音成分は小さくなる。

数ギガビット/秒級の高速無線伝送技術は、壁掛けが可能な超薄型テレビとチューナー間での非圧縮かつ高精細での画像信号の伝送を可能にしたほか、大容量記録装置とパソコン間での高速無線伝送や、高速大容量の無線 LAN システムの構築を実現する通信技術として注目されるなど、その需要が高まりつつあります。近年、その無線伝送の手段として、周波数帯域が広く、データの圧縮・伸張をせずに映像データを送信できるミリ波周波数帯域を用いた高速無線伝送システムが注目されています。

これまで、ミリ波帯周波数で動作する高周波回路には、ガリウムヒ素を代表とする高価な化合物半導体デバイスが用いられていましたが、半導体微細化技術の向上により、低コストで製作可能な CMOS デバイスでも、動作周波数の性能向上を図ることが可能になりました。しかし、化合物半導体に比べて電気信号の減衰が大きいシリコン基板を用いる CMOS デバイスを、無線伝送用の高周波信号を形成する発振器に用いた場合、その信号の位相が不安定となる「位相雑音」が増大するという課題がありました。発振器の位相雑音は、無線伝送システムの通信距離を決定する重要な要素のため、ミリ波高速

無線伝送システムの適用を拡大するためには、発振器の位相雑音を抑えることが必須となっていました。

このような背景から、日立は、微細 CMOS プロセスを用いて、位相雑音の低い電圧制御発振器を実現する「電圧振幅再分配技術」を開発しました。

今回開発した「電圧振幅再分配技術」の特徴は、以下の通りです。

(1) MOSFET のゲート端子とドレイン端子に対し、電圧振幅値を個別に分配し、位相雑音を低減

「電圧振幅再分配技術」は、発振器を構成する MOSFET のゲート端子とドレイン端子に、FET(電界効果トランジスタ)が最適な動作状態になるように、電圧振幅値を個別に分配する技術です。一般に、発振器の位相雑音を低減するためには、①共振器の Q 値^(*4)を高めること、②出力端子における S/N 比 (Signal to Noise Ratio)^(*5)を高くすること、③発振波形に現れる歪みをおさえることが有効であると考えられています。

しかし、出力端子における S/N 比を詳細に解析したところ、S/N 比を改善するための設定値は、出力電力ではなく、FET のゲート端子における電圧振幅の大きさ(出力電流の大きさ)であることを確認しました。また、ドレイン端子の電圧振幅の大きさは、出力の S/N 比には直接的に影響しないため、振幅を小さくしても位相雑音に悪影響を与えないことを発見しました。

これらの発見をもとに、電圧振幅再分配技術を用いてドレイン端子の電圧振幅を小さくすることで、線形領域^(*6)動作を抑制しました。これにより、Q 値の低下と発振波形の歪みを抑えることが可能になりました。同時にゲート端子の電圧振幅を大きくすることで、S/N 比の改善も行いました。これらの技術の適用により、従来の電圧制御発振器に見られた位相雑音の劣化要因を解消し、位相雑音の低減が可能となりました。

*4 Q 値: 共振特性の鋭さを示すパラメータであり、共振のピーク周波数と、ピーク電圧値(または電流値)に対して、電圧の大きさが $1/\sqrt{2}$ になる周波数幅の比で与えられる。

*5 S/N 比: 信号雑音比。S/N 比を高めるためには、出力信号電力の増大が必要となる。そのため、従来の発振器では、出力信号電力を高めるために、出力である FET のドレイン端子の電圧振幅を高める回路構成としていた。しかし、ドレイン端子の電圧振幅を高めることは、同時に発振波形の歪みを招き、さらに FET が線形領域動作する一周期内の時間を増加させる。線形領域動作における FET の低出力抵抗は、共振器の共振インピーダンスの変動をもたらす、Q 値の劣化を引き起こす。この結果、従来構成の発振器は、出力電力の増大と、高調波歪みの低減を同時に満たす事が困難であった。

*6 線形領域: 非飽和領域、三極管領域とも言う。ドレイン端子の電圧変化に対して、ドレイン電流が線形的に変化する動作領域のこと。このために線形領域と呼ばれ、ドレイン端子の電圧変動に対してドレイン電流が追従する動作上、その出力抵抗は低くなる。

(2) 電圧振幅再分配技術に適した共振器の開発

指定した発振周波数において、ゲート端子とドレイン端子に電圧振幅値を個別に分配することが可能な共振器回路を開発しました。通常、発振器用の共振器は、1 インダクタ(コイル)と 1 キャパシタ(コンデンサ)からなる一端子対回路で構成されますが、今回開発した試作機では、ドレイン端子とゲート端子に個別の電圧振幅を設定するため、2 インダクタと 2 キャパシタで構成される二端子対回路としました。

今回、「電圧振幅再分配技術」の有効性を実証するために、130nm CMOS プロセスを用いた回路を試作しました。その結果、20GHz 以上の周波数を発振できる発振器の中で、世界最高となる位相雑音性能マイナス 113dBc/Hz(オフセット周波数 1MHz)を実測評価で確認しました。また、発振器の総合性能評価を表す FOM(Figures of Merit)^(*7)も、世界最高となるマイナス 187.4dBc/Hz を実現しました。なお、消費電力は発振器のコア部で 12mW であることを確認しました。

60GHz 帯の周波数利用に関しては、現在、国際標準化が進められており、今後、各家庭に 60GHz 帯の高速無線伝送システムを使用した様々な情報家電製品が登場してくると予想されます。今回試作した 28GHz 帯の共振器は、周波数を二倍にすることができる逡倍器を追加することで、容易に 60GHz 帯のアプリケーションに採用することが可能です。

今回開発した技術は、ミリ波高速無線伝送システムの通信距離の増大と、省電力化が同時に実現可能なことから、今後のシステム性能の向上に寄与する技術と期待されます。

*7 FOM: 互いにトレードオフの関係にある発振周波数、位相雑音、消費電力、周波数変調範囲の関数で導出される。

なお、本技術は、2008 年 2 月 3 日から米国サンフランシスコで開催されている「国際固体素子回路会議(ISSCC: International Solid-State Circuits Conference)」にて、2月6日(現地時間)に発表します。

■照会先

株式会社日立製作所 中央研究所 企画室 [担当:木下]
〒185-8601 東京都国分寺市東恋ヶ窪一丁目 280 番地
電話 042-327-7777(直通)

以 上

このニュースリリース記載の情報(製品価格、製品仕様、サービスの内容、発売日、お問い合わせ先、URL 等)は、発表日現在の情報です。予告なしに変更され、検索日と情報が異なる可能性もありますので、あらかじめご了承ください。
