

スピン注入磁化反転方式を用いた2メガビットの不揮発性RAMチップの試作に成功 高速・低電力な不揮発性RAMの高集積化に道を拓く

株式会社日立製作所(執行役社長:古川 一夫/以下、日立)と、東北大学電気通信研究所(所長:伊藤弘昌/以下、東北大)大野英男教授は、このたび、共同で、素子の微細化に有利な「スピン注入磁化反転方式^{*1}」を用いた2メガビットの不揮発性RAM(以下、スピン注入磁化反転RAM)チップを世界で初めて試作しました。スピン注入磁化反転RAMは、SRAM(Static Random Access Memory)並みの高速性、DRAM並みの高集積性、フラッシュメモリの不揮発性という各種メモリの長所に加えて、小さな電源で動作する低消費電力性を併せ持った「ユニバーサルメモリ」の有力候補として注目されている次世代のメモリデバイスです。本成果は、将来の「ユニバーサルメモリ」としてスピン注入磁化反転RAMの優位性を実証し、PCや携帯電話などに使われている従来の各種メモリを一種類のチップに集約することに道を拓くものです。

なお、本成果は、文部科学省研究振興局の研究開発委託事業「ITプログラム：世界最先端IT国家実現重点研究開発プロジェクト」の課題の一つである「高機能・超低消費電力メモリの開発」プロジェクト(プロジェクトリーダー:大野英男、東北大学電気通信研究所附属ナノ・スピン実験施設教授)において実施されたものです。

近年、高速・低電力動作が可能で高集積性に優れて、かつ、不揮発という、従来の各種メモリの長所を併せ持った次世代メモリ「ユニバーサルメモリ」として、スピン注入磁化反転RAMが注目されています。スピン注入磁化反転RAMは、トンネル磁気抵抗効果(Tunnel MagnetoResistance / 以下、TMR)素子^{*2}に電流を流し、電子のスピンによって強磁性膜を磁化反転させ、磁化の向きによる電気抵抗値の変化を利用してデータの記録・読み出しを行うメモリです。素子の微細化に応じて、データの書き込みに必要な電流を低減できることから、ギガビット級の「ユニバーサルメモリ」候補として期待されています。しかし、従来の半導体ではメモリの基本動作である「1」、「0」の信号は電流のONとOFFで制御されるのに対して、スピン注入磁化反転RAMでは、TMR素子に流す電流の向きを「1」と「0」で逆にするという特殊な回路動作が必要となります。また、読み出し電流によって、書き込みが行われないような工夫が必要となります。このため、周辺回路を搭載したスピン注入磁化反転RAMチップの実現には、高性能なTMR素子を実現する材料・デバイス技術や高度な半導体回路技術を融合させた開発が必要とされていました。

このような背景のもと、日立と東北大の共同研究チームでは、これまで独自に開発を進めてきたMgO(酸化マグネシウム)^{*3}をトンネル絶縁膜の材料とする、低電力書き込みと高出力読み出しが可能なTMR素子をメモリセルに用いて、スピン注入磁化反転方式に適したメモリ回路技術を新たに

開発することによって、1.8Vの低電力で、書き込み時間 100 ナノ秒、読出し時間 40 ナノ秒の高速動作をする2メガビットのスピントラップRAMチップを試作しました。本チップの試作は、日立においてCMOSの作製を行い、高出力TMR素子の作製は東北大学電気通信研究所附属ナノ・スピントラップ実験施設で行うという相互連携プロセスにより行われました。緊密な連携がこのような作業工程を可能にし、世界をリードするユニバーサルな不揮発性メモリ実現に道を拓きました。

1. 双方向電流切り替え回路技術

従来の半導体メモリの信号書き込み回路は、電流がビット線からメモリセルを經由してグラウンドへ流れ出るという一方向の回路構成です。これに対しスピントラップRAMでは双方向に電流を流す必要があるため、1つのメモリセルに2本のビット線を設け、電流方向に応じて一方のビット線をグラウンドの役目を担うようにしました。また、TMR素子に流れる電流方向を切替えるスイッチを回路に設け、1ビット毎に書き込み電流の向きを切替えて情報を書き込みます。

2. 読み出し時の誤書き込み防止回路技術

スピントラップ方式では、書き込み・読み出し時ともにTMR素子に電流を流す必要があるため、読み出し電流によって誤って情報が書き換わってしまうというリスクを持っています。そこで、TMR素子の読み出し時の特性を解析した結果、読み出し時の誤書き込みは、読み出し電流の向きによって起こりにくくなること、読み出し時に重要なTMR素子の電気抵抗比は、ビット線の電圧が低いほど大きくなることが分かりました。そこで、TMR素子の上から下へ流れる電流を用い、ビット線の電圧を0.7Vに低減してスピントラップRAMの読み出し動作における誤書き込みの課題を解決しました。

今回、0.2マイクロメートルのCMOSプロセスで2メガビットのスピントラップRAMチップを試作し、動作確認を行ったところ、1.8Vの低電圧で書き込み時間100ナノ秒、読み出し時間40ナノ秒でのメモリ動作が可能であることを確認しました。電気抵抗比が大きく高い感度が得られたことで、低電力でありながら、高速読み出しが可能となりました。今回の成果は、微細化、低電力化に優位なスピントラップRAMの基本回路技術を確立したもので、今後、ギガビット級ユニバーサルメモリの実現に道を拓くものと期待されます。

なお、本内容は、2007年2月11日から米国サンフランシスコで開催される「国際固体素子回路会議(ISSCC: 2007 IEEE International Solid-State Circuits Conference)」にて発表します。

*1 電氣的磁化反転方式とも呼ばれる。通常、磁石(磁化)の反転(磁石のN極とS極の向きを反転すること)は、外部から磁界を印加することにより起こるが、スピントラップ方式による反転は1996年米国の理論研究者により提唱された磁化反転現象であり、電流を素子に流すことにより磁石の反転が起きる。TMR素子の2つの強磁性膜の磁石(磁化)の方向が反平行のとき、電流をTMR素子の上から下(正方向)へ流すと、上側の強磁性膜の

磁石(磁化)の配列は平行状態へスイッチする。電流方向を逆(下から上)にすると、平行から反平行の状態へスイッチがおき、電氣的に磁化反転する。強磁性膜を流れる電子のスピンの向きをある向きにそろえ、スピンの向きの揃った電流(ある向きに磁化した電流)として書込みを行う技術。

*2 トンネル磁気抵抗(TMR : Tunnel Magneto-Resistance)素子は強磁性膜/絶縁膜/強磁性膜の三層構造で形成される。磁石である 2 つの強磁性膜の磁石の向きが平行の状態と、反平行の状態で素子を流れる電流の電気抵抗が大きく変化する現象をトンネル磁気抵抗効果と呼び、平行状態の電気抵抗値に対する上記の電気抵抗の変化量の比(%)を磁気抵抗比と呼ぶ。

*3 2004 年に独立行政法人産業技術総合研究所の研究チームが強磁性膜に純鉄、絶縁膜に酸化マグネシウム(MgO)を用いた TMR 素子において室温で 180%の磁気抵抗比の観測に成功した。その後、株式会社 ANELVA から強磁性膜にコバルト鉄ボロン、絶縁膜に MgO を用いた TMR 素子により室温で 230%の磁気抵抗比を観測した報告がなされた。本研究チームにおいても 2005 年 4 月、室温で 287%の世界最高の磁気抵抗比を観測し、検討を続けた結果、現在では 450%を超える室温の磁気抵抗比の実現に至っている。なお、酸化アルミニウム絶縁膜を用いた TMR 素子の磁気抵抗比は最大でも約 70%である。

照会先

株式会社日立製作所 中央研究所 企画室 [担当:花輪、木下]

〒185-8601 東京都国分寺市東恋ヶ窪一丁目280番地

電話 042-327-7777(直通)

以上

このニュースリリース記載の情報(製品価格、製品仕様、サービスの内容、発売日、お問い合わせ先、URL 等)は、発表日現在の情報です。予告なしに変更され、検索日と情報が異なる可能性もありますので、あらかじめご了承ください。
