

小型HDDのデータ書き込み電力を約1/2に低減する磁気ヘッド駆動回路技術を開発
電流波形ひずみの抑制による書き込み速度の高速化も実現

日立製作所(執行役社長: 庄山悦彦、以下日立)は、このたび、小型ハードディスクドライブ(HDD)のデータ書き込み電力を従来比で約1/2に低減する、磁気ヘッドの高速駆動回路技術を開発しました。この技術は、書き込み駆動回路を構成するトランジスタの数を4個から2個に節減し、かつ高速書き込み時においても電流波形のひずみを抑制するもので、0.8Gb/sの高速データ書き込みを従来比1/2の電力で駆動できることを確認しました。今後、モバイル機器やデジタル家電での利用が拡大する高性能小型HDDの低消費電力化を実現する基本技術です。

近年、携帯音楽プレーヤやデジタルビデオプレーヤ、デジタルスチールカメラなどのモバイル機器への、小型(2.5インチ以下)HDDの利用が急速に広がってきています。これらのモバイル機器に用いるHDDには、低電力化と記録・再生の高速化が同時に要求されます。HDDの電力の大部分を占めるデータ書き込み電力(電流×電圧)を低減するには、“書き込み速度”と“磁気ディスク・磁気ヘッド”の性能で電流は決まってしまうために、電源電圧を低減する技術の開発が必要です。また、高速性能を決めるデータ書き込み速度を向上するためには、高速書き込み時に増大する磁気ヘッドでの反射による波形歪みをできるだけ抑制して、正常な書き込みを行う技術を開発する必要がありました。

このような背景から、日立は次世代の小型HDDで用いる磁気ヘッド駆動用のIC(集積回路)に向けて、低電力で高速動作が可能な書き込み駆動回路技術を開発しました。開発した技術は以下の通りです。

(1)トランジスタ個数の削減による低電圧化

従来、書き込み電流の駆動には、4つのMOSトランジスタを用いていましたが、そのうち2つは、トランジスタのばらつきを補償し一定の電流を磁気ヘッドに流すためのものでした。今回、トランジスタの素子特性のばらつきを補償する回路技術を開発し、補償用のトランジスタを無くすことに成功しました。トランジスタが2個になったことで、書き込み駆動回路の低電圧化を実現しました。

(2)電流波形ひずみの抑制による書き込み高速化

駆動回路から加えられた書き込み電流は、一度磁気ヘッドで反射し、再度駆動回路で反射した際に次の書き込み電流に重畳するため、波形を歪ませて高速書き込みを阻害するという課題がありました。今回、この重畳電流を打ち消す電流の発生回路を開発し、磁気ヘッドの特性に合わせて書き込み電流波形の歪みをキャンセルする技術を開発しました。これにより、書き込み速度を向上することが可能となりました。

開発技術を用いて、0.35 μ m SOI-BiCMOS プロセスで書き込みヘッド用ICを試作した結果、書き込み速度0.8Gb/s(書き込みデータ周波数100MHzに相当)、書き込み電流値45mAの条件で、電源電圧 \pm 3.0Vでの動作を確認しました。消費電力は380mWであり、同等性能の従来回路に比べると約1/2の低電力化を達成しました。今回開発した回路技術は、次世代の小型HDDにおいて、高性能化と低消費電力化を両立する基本回路技術となるものと期待されます。

本技術は、京都で開催されている「2005 Symposium on VLSI Circuits」で発表致しています。

本件に関する照会先

株式会社 日立製作所 中央研究所 企画室 [担当:内田、木下]
〒185-8601 東京都国分寺市東恋ヶ窪一丁目 280 番地
電話 042 327 7777(ダイヤルイン)

以上

このニュースリリース記載の情報(製品価格、製品仕様、サービスの内容、発売日、お問い合わせ先、URL 等)は、発表日現在の情報です。予告なしに変更され、検索日と情報が異なる可能性もありますので、あらかじめご了承ください。
