

65nm 世代以降の CMOS の低電力化、高速化に向けたゲート絶縁膜作製技術を開発  
- ハフニウムの添加によりリーク電流の低減とキャリア移動度の向上を実現 -

株式会社 日立製作所(本社：東京都千代田区、執行役社長：庄山悦彦、以下日立)と株式会社ルネサス テクノロジ(本社：東京都千代田区、社長&CEO 伊藤 達、以下ルネサス テクノロジ)は、このたび、65 ナノメートル(nm)世代以降の CMOS(相補型金属酸化膜半導体：Complementary Metal - Oxide Semiconductor)の低電力化、高速化を実現するゲート絶縁膜の作製技術を開発しました。これは、ゲート絶縁膜とゲート電極の界面に極微量のハフニウムを添加し、リーク電流の低減とキャリア移動度を向上する技術です。従来の CMOS トランジスタ作製技術とも互換性が高く、65nm 世代以降の低電力 CMOS の実現に向けた基本技術として期待されます。

モバイル情報機器の心臓部であるシステム LSI の高性能化は、これを構成する CMOS トランジスタのゲート長の微細化とゲート絶縁膜の薄膜化により牽引されてきました。しかし、ゲート絶縁膜の薄膜化を追求していくと絶縁機能が阻害され、ゲート漏れ電流の発生により消費電力の増大という性能低下を招きます。この問題を解決する手段として、ゲート絶縁膜に、従来のシリコン酸窒化膜に比べ比誘電率の高い高誘電率材料を適用し、物理的に厚いゲート絶縁膜を用いることが検討されています。ゲート絶縁膜を厚くすることでリーク電流の抑制が可能となりますが、トランジスタのしきい電圧(半導体動作に必要な電圧)が高くなるため低電圧化が困難であるという課題が生じます。

このような背景から、日立とルネサス テクノロジは、低リーク電流と低いしきい電圧をあわせもつゲート絶縁膜の開発を進め、ゲート絶縁膜とゲート電極の界面に極微量のハフニウムを添加した構造を開発しました。開発の内容は以下の通りです。

#### (1) ハフニウム添加によるしきい電圧の最適化

ゲート絶縁膜とゲート電極の界面にハフニウムを添加することによって、絶縁膜と電極とのエネルギーレベルの差であるゲート仕事関数を変化させ、しきい電圧を制御できることを、明らかにしました。従来、チャネル領域の不純物濃度を高くしてトランジスタのしきい電圧を低減して来ましたが、これによって高速化(キャリア移動度)が阻害されていました。本成果によって、チャネル領域の不純物濃度にかかわらずしきい電圧を制御できるため、CMOS トランジスタの高速化が可能となります。

#### (2) 漏れ電流の低減

極微量のハフニウム添加による仕事関数の変化は、漏れ電流を低減することを明らかにしました。これにより、低消費電力性も向上することができます。

今回得られた知見をもとに、極微量のハフニウムを添加した CMOS トランジスタを試作したところ、ハフニウムを添加しない場合に比べ、ゲート絶縁膜の膜厚が 1.8nm の LSTP(Low standby power) デバイスでは、消費電力は一定のまま、速度が 20%以上向上することを、

1.2nm の LOP(low operation power)デバイスでは、15%以上向上することを確認しました。

今回の成果は、ゲート電極の仕事関数を、ハフニウムを添加することによって積極的に変化させるという新たなコンセプトにより、低電力用 CMOS トランジスタの高速化を実現するトランジスタ作製技術です。65nm 世代以降の CMOS に向けたゲート電極の基本技術として期待できます。

なお、本成果は、2005 年 6 月 14 日から京都で開催されている電子デバイスに関する国際会議「2005 Symposium on VLSI Technology」にて発表いたします。

#### 照会先

株式会社 日立製作所 中央研究所 企画室 [担当：内田、木下]

〒185-8601 東京都国分寺市東恋ヶ窪一丁目 280 番地

電話 042-327-7777 (ダイヤルイン)

株式会社ルネサス テクノロジ 経営企画統括部 広報・宣伝部 [担当：佐藤]

〒100-6334 東京都千代田区丸の内二丁目 4 番 1 号(丸ビル)

電話 03-6250-5554 (ダイヤルイン)

---

このニュースリリース記載の情報(製品価格、製品仕様、サービスの内容、発売日、お問い合わせ先、URL 等)は、発表日現在の情報です。予告なしに変更され、検索日と情報が異なる可能性もありますので、あらかじめご了承ください。

---