

## ダブルゲート型 FD-SOI トランジスタを用いた4トランジスタ型 SRAM セルを考案

リーク電流を従来比で約 1/1000 に低減、システム LSI への搭載が可能に

日立製作所中央研究所(所長:西野 壽一)は、モバイル情報機器向けのシステム LSI に適した小面積で低電力の新構造 SRAM セルを考案し、シミュレーションによりその有効性を確認しました。新しい SRAM セルは、ダブルゲート構造の FD - SOI (Fully Depleted-Silicon On Insulator)<sup>1</sup> トランジスタ4個で構成されるもので、待機時のリーク電流を従来の4トランジスタ型 SRAM セルに比べて、約 1/1000 に低減できる見込みが得られました。本技術は、小型で高集積に適した4トランジスタ型 SRAM セルを、低電力性能を必須とするシステム LSI に搭載することを可能にする技術です。

近年、急速に市場が拡大しているモバイル情報機器の高性能化は、その心臓部となるシステム LSI の高性能化に牽引されてきました。システム LSI の性能指標には高速性に加え、モバイル機器の電池寿命に寄与する低消費電力性が挙げられます。システム LSI にはオンチップメモリとして多くの SRAM が搭載されているため、SRAM の性能と消費電力がシステム LSI 全体の性能に影響を及ぼしています。しかし、SRAM の微細化とともに、リーク電流の増大や素子のばらつきが生じ、高速性と低消費電力性の両立が困難となってきました。このため、プロセスノード 90nm 世代では、様々な回路技術を取り入れて問題の解決がなされています。しかし、65nm 世代以降になると、回路対策だけでは不十分となることが指摘されており、デバイス構造を含めた、新しい技術の開発が求められます。

このような背景から、当社中央研究所は、システム LSI のオンチップメモリ向けに、FD-SOI<sup>1</sup> トランジスタを用いて、小面積で低動作電力性能に優れた、4個のトランジスタで構成される新構造の SRAM メモリセルを考案しました。

新たに開発した SRAM セルの特長は次の通りです。

- (1)ダブルゲート型 FD-SOI トランジスタ:他の SOI デバイスに比べ、デバイス製造時のばらつきが低く、リーク電流の少ない FD-SOI を用いました。さらに、通常のトランジスタはゲート電極1つで電流制御を行いますが、今回は2つのゲート電極を有する”ダブルゲート型トランジスタ構造“を採用し、電流の制御性を高めました。
- (2)リーク電流を削減するフィードバック回路技術:新型メモリセルは4個のトランジスタで構成されますが、従来、4トランジスタ型セルは、待機時のリーク電流を使ってデータの保持を行っていたため、一般的な6トランジスタ型セルに比べ、消費電力が高くなるという課題がありました。今回、トランジスタの電流量を制御し、リーク電流を低減できるフィードバック回路を考案しました。この回路はメモリセル内に設けられ、ダブルゲートによってトランジスタの電流量を4段階に制御します。これにより、データ保持動作に必要な電流量を必要な部分にだけ流せるようになり、リーク電流の大幅な低減が可能となりました。

今回考案した4トランジスタ型セルについてシミュレーションによる評価を行ったところ、従来の4トランジスタ型に比べ、待機時リーク電流を約 1/1000 に、動作速度を 20%向上できることが確認できました。この結果、低電力動作が必須となるシステム LSI にも適用可能であることがわかりました。

また、今回開発したフィードバック回路は、従来の6トランジスタ型セルについても、リーク電流を 1/20 に、速度を 20%向上できることが確認できました。4トランジスタと6トランジスタのメモリセルは同一の LSI 上に混載することができます。このため、用途に応じ、小型・高集積化に適した4トランジスタ型と、高速性能に優れた6トランジスタ型を選択的に採用し、システム LSI 全体の性能を向上させることが期待できます。

なお、本成果は、2004年6月17日から米国・ホノルルで開催される半導体回路に関する国際会議「2004 Symposium on VLSI Circuits」にて発表されました。

#### 用語

\*1 FD-SOI: Fully Depleted Silicon on Insulator(完全空乏型 SOI)。シリコン基板上に絶縁膜を形成しその上の SOI 層にトランジスタを形成した構造を SOI トランジスタと呼ぶ。FD-SOI とは、SOI 層が 50nm 以下でチャンネル領域が完全に空乏化したトランジスタで、オンしたときの電流が高くオフしたときのリーク電流が少なくトランジスタの性能が高い。

#### 照会先

株式会社 日立製作所 中央研究所 企画室 [担当:内田、木下]  
〒185-8601 東京都国分寺市東恋ヶ窪一丁目 280 番地  
TEL 042-327-7777(ダイヤルイン)

以上

---

このニュースリリース記載の情報(製品価格、製品仕様、サービスの内容、発売日、お問い合わせ先、URL 等)は、発表日現在の情報です。予告なしに変更され、検索日と情報が異なる可能性もありますので、あらかじめご了承ください。

---